

PCB ユニット検査の最新技術

The latest technology of PCB unit test

尾川 謙一

Kenichi Ogawa

要旨 PCB ユニットの高密度化，および不良原因の特定を可能にする検査手法を開発した。開発した不良診断アルゴリズムと制御プログラムを，複合協調テストの実行可能な共用検査機プラットフォーム「PucWin」に導入し，ICE 検査を利用可能にすることで，従来では困難であった PCB ユニット内の ROM/RAM の接合状態の検査，および不良原因の特定を可能にするとともに，検査時間の短縮を実現した。

Summary We developed inspection technology which can examine PCB units with high mounting density, and find the causes of defective units. Introduction of a multi purpose tester platform (PucWin) that can execute "Compound Multi-function Testing", and an algorithm developed for specifying defective locations on a PCB, and a program for controlling this, enabled the use of an ICE (In Circuit Emulator).

As a result, the inspection technology is able to test the state of connection of ROM/RAM which is installed with the PCB unit and to specify the cause of any defects. Moreover the inspection technology achieved shorter inspection time of PCB units.

キーワード : JTAG , バウンダリースキャン , ファンクションテスト , ICE ,
複合協調テスト

1. まえがき

PCB ユニット（電子部品実装基板）が高密度化・高機能化していく中で，不良箇所が判らず，修理が行えないために工程仕掛品が増加傾向にある。このような工程仕掛品は最終的に廃棄されることになり，製造原価を圧迫する要因の1つとなる。

一方で，生産の垂直立ち上げが求められてきており，早期に不良原因の特定とフィードバックの必要性が要求されている。

このようなことから，検査は単に不良品と

良品を仕分けるだけでなく，不良原因を特定するという役割が求められるようになってきているが，ファンクションテストなどの既存の検査技術だけでは不良原因を特定できないなどの問題があり，新しい検査技術が要望されてきている。

我々は，複合協調テスト^{(1),(2)}の実行可能な共用検査機プラットフォーム「PucWin」でICE (In-Circuit Emulator)を利用できる環境を構築し，検査範囲の拡大，不良原因の特定を可能にする検査方法を開発したので報告する。

2. 既存の検査手法の課題

代表的な既存の検査手法の概要と問題点を述べる。

2.1 ICT・AOI

ICT (In-Circuit Test) は、触針を用いて外部から信号を入出力することによって接合や部品動作をテストする手法である。この方式は比較的古くから用いられてきた検査手法であるが、触針治具にコストがかかることに加えてPCBユニットの小型化・高密度化によって触針をコンタクトできるポイントが十分に取れなくなっているという問題がある。

ICTに代わる手法として、カメラで接合部を観察するAOI (Automatic Optical Inspection) が用いられるようになってきているが、BGA (Ball Grid Array) など光学的に観察できない接合部はテストを行うことができない。

2.2 ファンクションテスト(F/C)

ファンクションテストはPCBユニットを実動作させてテストを行う手法である。PCBユニット上のテスト用プログラムと検査装置が通信してテストを行う方式が一般的になってきている。PCBユニットと検査装置双方に通信とテスト用のプログラムが必要となり、テストのための開発に多くの工数がかかることになる。また、少なくともファンクションテストを行うためには、PCBユニットのテスト用プログラムが動作する必要があるが、プログラムですら動作しない不良の場合は、全く不良原因が判らない。

2.3 バウンダリスキャンテスト

ICTに代わる電氣的検査手法として登場したのがバウンダリスキャンテストである。このテストを行うためにはPCBユニットに、バウンダリスキャンに対応したデバイス(バウンダリスキャンデバイス)が搭載されている必要があり、基本的にバウンダリスキャンデバイス同士、またはバウンダリスキャンデバイスとメモリの接続部のテストを行う。

本テストでは、不良箇所の特定まで行うことができるので、AOIなどでテストできないBGA

などの接続テストなどに用いられることが多くなってきている。

回路ネットリストとバウンダリスキャンデバイスの構造が記述されたBSDLファイルがあれば、PCBユニットの完成を待たずにテストデータの生成を行うことが可能であり、このことがバウンダリスキャンテストの大きなメリットになっている。しかしながら、回路ネットリストをテストパターン生成ソフトウェア(BTPG)に入力できる形式に変換したり、制約条件などを設定するために、テストデータ作成には多大な工数がかかるのが現状である。

また、PCBユニット搭載されるバウンダリスキャンデバイスの数が1~2個である場合がほとんどであり、バウンダリスキャンテストだけで十分なテスト範囲を確保することは困難である。

加えて、動作速度が遅く、DC的なテストとなるために、DRAMのようなリフレッシュを必要とするデバイスをテストすることができない。さらにインピーダンスが変化するだけのAC的な接合不良の検出も難しい。

3. ICE

ICE (In-Circuit Emulator) は、MPUボードの開発ツールとして従来から用いられてきている。旧来のICEは、ボードに搭載されているMPUを外して、代わりにICE装置に接続されているCPUプローブを接続して使用しなければならなかった。近年オンボードICE/オンボードデバッガなどと呼ばれるICEが急速に普及してきている。

オンボードICEではICE機能の一部とICE装置と通信する手段が組み込まれたMPUを使用する。MPUが実装されたボードとICE装置とを通信ケーブルを接続するだけで、MPUを外すことなく、エミュレート/デバッグが可能となる。デバイス~ICE間の通信にはJTAG (Joint Test Action Group)規格をデバイスメーカーが独自に拡張したフォーマットが用いられるため「JTAG-ICE」と呼ばれることもあるが、「JTAG」

がバウンダリスキャンを指すこともあり、混乱を招く恐れがあるので、本報告では‘JTAG’という用語は使わず「オンボードICE」と呼ぶことにする。

拡張JTAG信号線は数本から十数本であり、PCBユニットテスト時にもコネクタやテストランドを用いて容易に接続することが可能である。

ICEの基本的な機能として、

- (1) ターゲットMPUを実行
- (2) ターゲットMPUをブレークポイントまで実行
- (3) ターゲットMPUの実行開始ポイントの指定
- (4) ターゲットMPU停止状態でのメモリやI/Oに対するRead/Write

などがあり、ターゲットを自在にコントロールすることが可能である。

これらの機能をテストで用いることにより従来の検査手法に対して以下のような利点が得られる。

- (1) PCBユニットと検査装置双方の通信プログラムが不要となる。
- (2) 実動作速度に近い状態でテストが実行できる。
- (3) PCBユニットに組み込んでいたテスト専用のプログラムは必ずしも必要ではない。

さらに、F/CではUARTなどの比較的通信速度が遅いI/Fを使ってPCBユニットと検査装置との通信を行っており、またバウンダリスキャンにおいても、前述したように実質的な動作速度が遅いため、従来手法ではフラッシュメモリへの全エリアでの読み出し/書き込み検査を実現することは難しかった。ICEではこれらに比べて遥かに高速動作が可能のため、フラッシュメモリへの全エリア読み出し/書き込み検査が実現できるようになり、接続テスト範囲の向上のみならず、ISP(In-System Programming)など接続テスト以外への展開も可能となる。

4. 共用検査機：PucWinでのICE利用検査の実現

オンボードICE装置とホストPCとはUSBや

Ethernetなどの汎用のI/Fで接続される。

PCBユニット開発時においては、デバッガソフトウェアを使用してこのI/Fを通じてオンボードICE装置をコントロールする。このデバッガソフトウェアは、ほとんどオンボードICE装置メーカー製のものが使われる。デバッガソフトウェアはPCBユニット開発時の機能性や操作性を求めて作成されており、このままPCBユニット検査に適用するのは難しい。

そこで我々は全社共用検査機として開発してきたPucWinに、ICE利用検査機能を実装するため、外部のアプリケーションプログラムからコントロール可能な市販のオンボードICE装置を探した。その結果、京都マイクロコンピュータ(株)の比較的新しいオンボードICEのシリーズに可能な装置があることが判った。図1にオンボードICE本体の外観を示す。京都マイクロコンピュータ(株)のデバッガソフトウェアは、デバッガアプリケーション部とICE制御部が分かれている。ICE制御部はDLL(Dynamic Link Library)にモジュール化されていて、そのAPI(Application Programming Interface)を公開して頂いた。ICE制御部DLLは、ICE装置のシリーズと対応CPUにより使用するものが異なるが、PucWin側でこの違いを吸収し、PucWinユーザはこれらの違いを意識しないで扱えるようにした。図2にPucWinで利用可能となったICEとMPUを示す。



Partner-Jet/SH 京都マイクロコンピュータ(株)製

図1 オンボードICE本体



京都マイクロコンピュータ(株)のWebページの一部を使用⁽¹⁾

図2 PucWinで利用可能なICEとMPU

4.1 ROMの接続検査と故障診断

ICE装置を用いることで初めて可能となったROMの全エリア検査に対応する故障診断アルゴリズムを新たに開発した。

RAM検査では、任意のデータを任意のアドレスに書き込みが可能なので、検査装置の状況に合わせて故障診断の行い易い検査パターンを用いて検査を行うことができる。他方ROMは書き込みが行えないため、予め書き込まれたデータを使った検査を行うことになる。

フラッシュメモリのように書き換えを行える場合であっても、書き換えにはメモリに対して一定の操作を伴うため結果を見ただけでは故障診断を行うことは出来ず、この種のメモリに於いても予め書き込まれたデータに対して検査を行うことを考えなければならない。従ってここでは通常のROMとフラッシュメモリを合わせてROMとして扱っている。

書き込まれているデータのビットパターンが一様にアドレス空間に分布する場合には、今回開発した故障診断アルゴリズムによって、データバス不良や単一箇所アドレスバスOpen不

良は容易に判別でき、さらに複数箇所のアドレスバスOpen不良やアドレスバスブリッジ不良も統計的手法を用いているため、かなりの精度で判別を行うことが可能である。図3にROM接続不良診断例を示す。

一般に書き込まれているデータは、製品のプログラムおよびプログラムが使うデータや、ブランクデータであり、データのビットパターンの分布は一様ではない。ここでブランクデータとは全てのビットが1若しくは0のデータを指す。このようにデータのビットパターンの分布が偏っている場合には、故障診断を行うのが難しくなってくる。特にアドレスバスの診断においてこの傾向は顕著となる。

診断精度を向上させるためには単なるブランクデータではなく、ブランク部にもビットパターンの分布が一様となるようなデータを書き込んでおくなどの対策が必要となってくる。

4.2 RAMの接続検査と故障診断

従来のファンクションテスト(F/C)においても、パウンダリスキャンテスト用に開発した故障診断ソフトウェア:EaseDのメモリクラス

```

>>>>>>> SmartEaseD Diagnostics Report (Ver1.0) <<<<<<<<
  DATE/TIME : 2005/09/15 13:22:46.8750000
  Reported by : ROM Diagnostics
  RBN File :
  C:\PucWin\Result\PC0138\NAVICORE1\TbI5\ofs2\20050715185036168_Flash_BootArea_F.rbn
  //////////////////////////////////////
  // ADDRESS BUS GND-short //////////////////////////////////////
  DEFECTION LINE : Adr(03) [Probability:100%]
  //////////////////////////////////////
  ***>> Time:0[min]0.000[sec]

```

図 3 ROM 接続不良診断例

```

>>>>>>> SmartEaseD Diagnostics Report (Ver1.0) <<<<<<<<
  DATE/TIME : 2005/09/08 17:21:41.7500000
  Reported by : RAM-MRR Diagnostics
  MRR File :
  C:\PucWin\Result\PC0138\NAVICORE1\TbI5\ofs2\20050715111425112_DDR_TEST_64bit.mrr
  //////////////////////////////////////
  // DATA BUS GND-short //////////////////////////////////////
  DEFECTION LINE : Data(47)
  //////////////////////////////////////
  ***>> Time:0[min]0.000[sec]

```

図 4 RAM 接続不良診断例

タ診断機能を使って故障診断を行ってきている
(1)。ICE 利用検査においてもこの仕組みをそのまま用いることは可能であったが、この仕組みには以下のような問題点があった。

- (1) EaseD メモリクラスタ診断ではアルゴリズム上の制約により、アドレスバスブリッジ不良を別の不良と診断してしまう場合があった。
- (2) EaseD 診断で前提となっているバウンダリスキャン用のメモリクラスタテストパターンでは精度の高い不良検出が難しい。
- (3.) バウンダリスキャン診断機能を流用するため、システムの構成が非常に複雑であった。

これらの問題点を改善するため、ICE 利用検査では新たに RAM 検査用のテストパターンおよび不良診断アルゴリズムを開発した。

その結果、診断性能が改善し、従来手法に比べて 1200 倍に診断速度を向上させることが出

来た。図 4 に RAM 接続診断例を示す。

4.3 機能

PucWin に実装した実際の ICE 利用検査用フォームで設定できる機能を以下に紹介する。PucWin ではこのような設定を PucWin のステップに登録して検査を実行する。

(1)「Read」

図 5 に「Read」設定フォームを示す。メモリ、



図 5 Read 設定フォーム

I/O, レジスタ, プログラムカウンタの値を読みだす設定を行う。メモリ, I/O の場合はアドレスも指定する。レジスタの場合はレジスタ番号を指定する。読み出した値を判定させることも可能であり, 判定は読み出したデータを数値として判定する数値型またはビット単位で比較できるビットフィールド型の2タイプから選択することができる。

(2)「Write」

図6に「Write」設定フォームを示す。メモリ, I/O, レジスタ, プログラムカウンタへの書き込みの設定を行う。メモリ, I/O の場合はアドレスも指定する。レジスタの場合はレジスタ番号を指定する。ワード単位の書き込みに加えて, ブロック単位のメモリコピーもサポートしている。



図6 Write 設定フォーム

(3)「Memory Test」

図7に「MemoryTest」設定フォームを示す。ROM または RAM テストパターンファイルを選択して, メモリテストの設定を行う。

(4)「Run/Break」

図8に「Run/Break」設定フォームを示す。プログラムの実行 / 停止に関する設定はこのフォームで行う。実行は通常実行とステップ実行の2つをサポートしている。ステップ実行では実行するステップ数を設定する。通常実行では, 実行開始位置および実行停止位置などの指

定が可能である。

Break(停止)設定は, 直ちにプログラム実行を中止させる場合に設定する。



図7 MemoryTest 設定フォーム

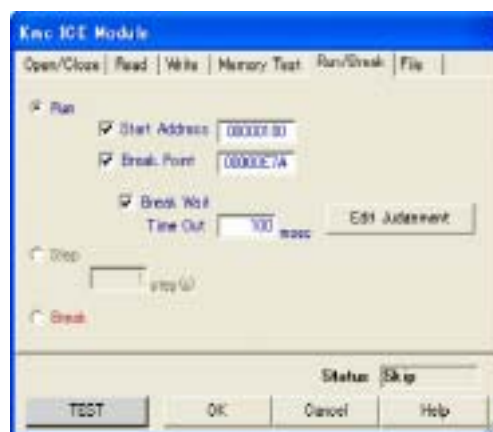


図8 Run/Break 設定フォーム

(5)「File」

図9に「File」設定フォームを示す。さまざまなファイルを扱う設定を行う。

- ・ BIN : バイナリ形式ファイルを指定アドレスへ書き込み
- ・ HEX : モトローラ HEX ファイルのメモリへの書き込み (MOT 形式も同様)
- ・ OUT : ELF 形式ファイルのメモリ書き込み, プログラムカウンタ書き込み
- ・ BAT : ICE へのコマンドバッチの実行 (MCR 形式も同様)

また, フォーム上の「Memory to BIN」ボ

タンでメモリの内容をBIN形式でファイルへ書き出すこともできる。



図 9 File 設定フォーム

5. 今後の展開

当社の PCB ユニットも、MPU システムの形態を採るものが増えてきており、ICE を利用できる機会は今後も着実に増えてくるものと思われる。

現在 ICE の利用はメモリの接続検査から導入され始めている。前述したが、ICE はプログラムの実行開始位置と停止位置を任意に設定可能なため、製品のプログラムがあれば検査のためのプログラムを別途用意する必要がない。F/C などに使用する検査のためのプログラムは一般に製品プログラム完成後に作成されるので、検査システムの構築が製品日程に大きく左右され、生産技術者に日程的なしわ寄せが来る場合が多い。ICE を利用すれば、製品プログラムをそのまま利用できる。検査に必要なプログラムはハードウェア制御を担う BIOS (Basic Input / Output System) 部のみであるので、製品プログラム全てを必要としないことは大きな利点である。一般に BIOS 部は製品開発初期段階で作成される場合が多く、コード量もアプリケーション部に比べて小さいのでバグも少ない。ICE を利用することによって、検査用プログラムを開発するという製品開発者の負担をなくすることができる。さらに、開発プロセスの比較的早い段

階で ICE 利用の検査が可能となるため、試作ボードの検査が可能となり、バウンダリスキャンと同様に、開発リードタイムの短縮にも役立てられるものと期待される。

最新の PCB ユニット検査技術である ICE 利用検査について述べてきた。従来の検査手法では難しかった課題を ICE の利用で解決することができるが、ICE 利用検査も万能ではない。かねてより提唱してきているように、さまざまな検査手法を組み合わせることで相互に協調させて検査を行う「複合協調テスト」⁽²⁾⁽³⁾という考え方が重要であり、ICE 利用検査が複合協調検査アイテムの 1 つに新たに加わったと考えるべきであると考える。図 10 に複合協調テストのイメージを示す。

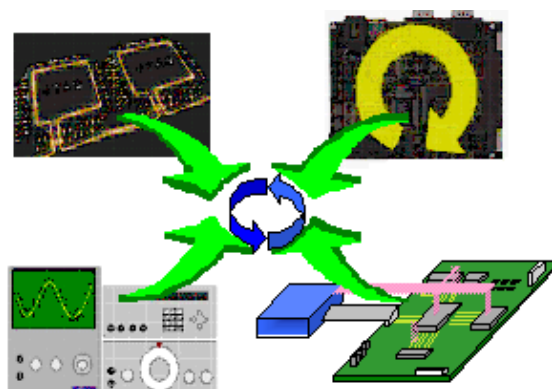


図 10 複合協調テストのイメージ

6. まとめ

既存の検査手法の問題点を提示し、それを解決するために、最新の PCB ユニット検査技術である ICE 利用を、複合協調テストの実行可能な共用検査機プラットフォーム「PucWin」上で利用可能にするために、不良診断アルゴリズムと制御プログラムを開発し、「PucWin」に導入した。

その結果、従来では困難であった PCB ユニット内の ROM/RAM の接合状態の検査、および不良原因の特定を可能にした。

前述したように「複合協調テスト」に ICE 検査を追加することにより、検査範囲の拡大・効率化を実現した。

今後、製品の高密度化が予想され、検査の品質・効率が要求されると考える。それに応えるため、複合協調テストを実現できる社内唯一の検査プラットフォームである「PucWin」のさらなる機能向上に努め、製品の開発リードタイムの短縮に貢献し、検査のパラダイムを変革させていく所存である。

7. 謝辞

ICE 制御 DLL の提供並びにアドバイスを頂きました京都マイクロコンピュータ(株)の関係各位へ深く感謝申し上げます。また評価に協力をいただいた MEC 生産技術部の関係各位へ感謝します。

参 考 文 献

- (1) 京都マイクロコンピュータ(株)の Web :
<http://www.kmckk.co.jp/>
- (2) 尾川・富田：“電子回路基板の検査技術”,
PIONEER R&D Vol10 No.2
- (3) 尾川他：“共用検査機プラットフォーム
(PucWin)の開発”, PIONEER R&D Vol13 No.3

筆 者 紹 介

尾川 謙一 (おがわ けんいち)

生産統括部 生産技術センター

ロボット, ディスク検査, などの計測制御技術
の開発を経て, 現在検査技術の開発に従事.